

# Computer-Arithmetik – WS 2002/2003

Abteilung Neuroinformatik, Universität Ulm

PD Dr. A. Strey

2. Übungsblatt, Besprechung am 20.11.2002, 16.15 Uhr im Raum O27/122

---

## Aufgabe 1: Block CLA Addierer (BCLA)

Auf der Vorlesungsfolie 20 des Kap. 2 finden Sie den allgemeinen Aufbau eines  $n$ -Bit Block Carry-Lookahead Addierers (BCLA).

1. Wie funktioniert ein BCLA Addierer ? Skizzieren Sie den Aufbau eines 16-Bit BCLA Addierers für  $m = 4$  (d.h. aus 4-Bit Addierer-Blöcken bestehend).
2. Ermitteln Sie durch eine Worst-Case Analyse die maximale Verzögerung für diesen Addierer (ausgedrückt in Gatterlaufzeiten  $\tau$ ); vergleichen Sie das Ergebnis mit der Verzögerung bei einem 16-Bit RCLA Addierer (ebenfalls für  $m = 4$ , vgl. Vorlesung) !
3. Ermitteln Sie nun den Aufwand (ausgedrückt in CUs) für diesen Addierer; vergleichen Sie das Ergebnis mit dem Aufwand für einen entsprechenden RCLA Addierer (vgl. Vorlesung) !
4. Diskutieren Sie die Vor- und Nachteile eines BCLA Addierers !

## Aufgabe 2: Super-Block CLA Addierer (SBCLA)

Basierend auf dem BCLA Addierer soll nun ein zweistufiger Addierer aufgebaut werden, der über eine zusätzliche zweite Carry-Lookahead Stufe verfügt. Hierzu werden jeweils  $M$  benachbarte Addiererblöcke zu einem Superblock zusammengefaßt. Jeder  $m$ -Bit BCLA Addiererblock  $j$  generiert hierbei zusätzlich die Signale  $P'_j$  (*Block Propagate*) und  $G'_j$  (*Block Generate*). In jedem Superblock wird durch Einsatz der Carry-Lookahead Technik hieraus das ausgehende Carry-Signal vorausberechnet.

1. Es soll ein 32-Bit SBCLA Addierer für  $m = 4$  und  $M = 4$  realisiert werden. Skizzieren Sie den Aufbau !
2. Wie kann aus den Signalen  $P'_i, P'_{i+1}, P'_{i+2}, \dots, P'_{i+M-1}$  und  $G'_i, G'_{i+1}, G'_{i+2}, \dots, G'_{i+M-1}$  sowie dem eingehenden Carry-Signal  $c_i$  in einem Superblock das ausgehende Carry-Signal  $c_{i+M}$  ermittelt werden ?
3. Bestimmen Sie die maximale Verzögerung für diesen Addierer. Vergleichen Sie Ihr Ergebnis mit der Verzögerung für einen entsprechenden SRCLA Addierer (vgl. Vorlesung).
4. Ist der Aufwand für einen SBCLA Addierer höher oder geringer als für einen entsprechenden SRCLA Addierer (bei gleichen Parametern  $n, m$  und  $M$ ) ? Begründung !

## Aufgabe 3: Algorithmen zur Multiplikation

Multiplizieren Sie folgende im Zweierkomplement binär kodierte 4-Bit Festkommazahlen  $a$  und  $b$ :

1.  $a = 01.11_2$  und  $b = 0.101_2$  (den Dezimalzahlen  $1.75_{10}$  und  $0.625_{10}$  entsprechend)
2.  $a = 011.1_2$  und  $b = 110.1_2$  (den Dezimalzahlen  $3.5_{10}$  und  $-1.5_{10}$  entsprechend)
3.  $a = 10.11_2$  und  $b = 110.1_2$  (den Dezimalzahlen  $-1.25_{10}$  und  $-1.5_{10}$  entsprechend)

Welche Korrekturen sind jeweils ggf. erforderlich, um das richtige Binärprodukt zu erhalten ?