

Übungsblatt 4 zur Vorlesung „Technische Informatik I“ SS 2001
Strey / Guenkova-Luy / Prager

Aufgabe 1

- Bestimmen Sie die Darstellung der Zahl 113_{10} zur Basis 7. Verwenden Sie hierzu beide in der Vorlesung vorgestellten Berechnungsmethoden.
- Wenden Sie die Berechnungsmethode „sukzessive Division mit Rest“ in aller Ausführlichkeit auf eine beliebige Zahl $z = z_2 \cdot 7^2 + z_1 \cdot 7^1 + z_0 \cdot 7^0$ an. Berechnen Sie die Darstellung zur Basis 7 in Abhängigkeit von z_2, z_1, z_0 .
- Bestimmen Sie Darstellungen der Zahl 113_{10} im Hexadezimalsystem (Basis $b = 16$), im Binärsystem (Basis $b = 2$), im Oktalsystem (Basis $b = 8$) sowie im 12er-System. Wie kann die Umwandlung zwischen den Darstellungen der Basen 2, 8, 16 vereinfacht werden?
- Bestimmen Sie die 6-stellige 2-er-Komplement Binärdarstellung der Zahl -17_{10} . Wie sieht die 8-stellige Darstellung dieser Zahl aus?
- Bestimmen Sie die Binärdarstellung der Zahlen 0.375_{10} und 0.1_{10} . Wieviele Nachkommastellen werden zur exakten Darstellung jeweils benötigt?
- Wie lautet die 2-er-Komplement Binärdarstellung der Zahl -4.375_{10} bei Verwendung von $k = 3$ Vorkommastellen und $m = 4$ Nachkommastellen?

Aufgabe 2

Forscher des SETI-Projekts haben aus den Tiefen des Universums eine Botschaft intelligenten Lebens empfangen. Die Wesen haben offensichtlich 3 Hände mit jeweils 5, 1 und 5 Fingern pro Hand. Zur Darstellung nichtnegativer ganzer Zahlen $\{0, 1, ..\}$ verwenden Sie die positionale Notation $(z_2, z_1, z_0)_\Psi$, welche sich hervorragend zum Zählen mit den Fingern eignet. Die Forscher kamen zu dem Schluß, daß gilt:

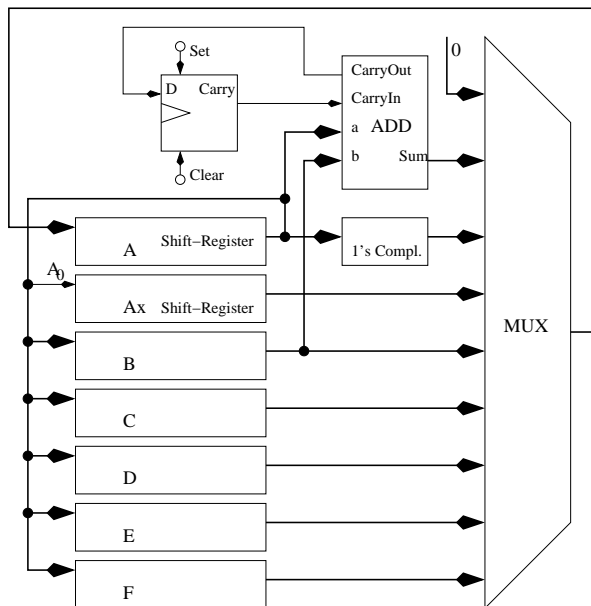
$$z = z_0 + 6 \cdot z_1 + b_2 \cdot z_2 \quad \text{mit} \quad z_0, z_2 \in \{0, ..5\}, z_1 \in \{0, 1\},$$

Allein die Zahl b_2 vermochten Sie nicht zu bestimmen.

- Wie wird die Zahl b_2 von den Wesen sinnvollerweise gewählt worden sein, um mit ihren Fingern einem möglichst großen, lückenlosen Wertebereich zählen zu können?
- Welchen Zahlenbereich kann man mit dieser Codierung abdecken?
- Berechnen Sie $(z_0, z_1, z_2)_\Psi = 305_\Psi + 113_\Psi$. Eignet sich diese Zahlendarstellung zur Berechnung von Summen?

Aufgabe 3

Gegeben sei das untenstehende Rechenwerk. Es besteht aus 7 Registern A, Ax, B..F mit 4 Bit Breite, einem 4-Bit Volladdierer mit einem D-Flipflop zum Speichern des Übertrags, einem bitweisen 4-Bit Inverter (1-er Komplement) und einem Multiplexer. Dicke Linien symbolisieren 4 Bit breite Leitungen, dünne Linien einfache Verbindungen. Die Register dienen zur Speicherung von 4-Bit-Worten. Die Register A und Ax bilden zusammen ein 8-Bit Rechts-Schieberegister. A enthält die höherwertigen 4 Bit, Ax die unteren 4 Bit. Der Ausgang des Registers A kann dient als Eingang des Inverters, des Addierers und kann zusätzlich als Eingang für die Register B..F dienen. Der Multiplexer wählt aus, welcher Wert auf den Eingang des Registers A geschaltet wird. Die Addiereinheit addiert den Inhalt der Register A und B und gibt das 4-Bit Resultat über den Multiplexer an das Register A weiter. Bei jeder Addition wird der Wert des Übertrags in einem D-Flipflop („Carry-Bit“) gespeichert .



Instruktionen

Exchange $A \leftrightarrow R, R = \{B, \dots F\}$
 Copy $A \rightarrow R, R = \{B, \dots F\}$
 Copy $R \rightarrow A, R = \{Ax, B, \dots F\}$
 Clear A
 Clear Carry
 Set Carry
 SHR $A, Ax \rightarrow A, Ax$
 Complement A
 Add_{Carry} $A, B \rightarrow A$
 Add _{$A_{x_0}=1$} $A, B \rightarrow A$

Das Rechenwerk wird von einem Steuerwerk mit den notwendigen Takt-, Setz-, Rücksetz- und Auswahlsignalen versorgt. Ein Programm für das Steuerwerk besteht aus einer Sequenz der oben aufgeführten Instruktionen (Befehlen). Der Befehl SHR $A, Ax \rightarrow A, Ax$ stellt die Rechtsschiebeoperation um ein Bit dar. Das höchste Bit A_3 von Register A wird mit einer 0 aufgefüllt, das niedrigste Bit A_{x_0} ist verloren. Add_{Carry} $A, B \rightarrow A$ stellt eine vorzeichenlose Addition von A und B unter Berücksichtigung des Carry-Bits dar, wobei das Ergebnis in A abgelegt wird und das Carry-Bit bei Überlauf gesetzt und sonst gelöscht wird. Add _{$A_{x_0}=1$} $A, B \rightarrow A$ entspricht der eben beschriebenen Addition, wird jedoch nur dann ausgeführt, wenn das Bit A_{x_0} des Registers Ax den Wert 1 hat.

- Entwickeln Sie ein Programm, das zwei 8-Bit-Binärzahlen $(D,C):=(D_3,\dots,D_0,C_3,\dots,C_0)$ und $(F,E):=(F_3,\dots,F_0,E_3,\dots,E_0)$ addiert und das Ergebnis wieder in (D,C) speichert.
- Modifizieren Sie das Programm so, dass es die Differenz $(D,C) - (F,E)$ berechnet und in (D,C) ablegt.
- Entwerfen Sie ein Programm, das zwei vorzeichenlose 4-Bit-Zahlen C und D multipliziert und das Ergebnis in (D,C) speichert.

Aufgabe 4

Die Addition zweier 16-Bit Zahlen $A_{15..0}$ und $B_{15..0}$ soll mit Hilfe der CLA-Technik („Carry Look Ahead“) realisiert werden.

- Schätzen Sie die Anzahl der Gatter ab, die zur Realisierung eines vollständigen 16-Bit CLA-Addierers erforderlich sind. Wie groß ist die Gesamtverzögerung der Schaltung, wenn die Gatterlaufzeit Δt beträgt?
- Vier 4-Bit-CLA-Bausteine sollen zu einem 2-stufigen 16-Bit CLA-Addierer zusammengesetzt werden. Bestimmen Sie die Signale C_{in} aus den Signalen P und Q der einzelnen Bausteine. Vergleichen Sie Aufwand und Gesamtverzögerung mit a).

Aufgabe 5

Gegeben sei ein 3x3-Bit Multiplizierer für vorzeichenlose Zahlen. Entwerfen Sie eine Schaltung, die unter Zuhilfenahme dieses Multiplizierers vorzeichenbehaftete 4-Bit Zahlen multiplizieren kann. Sowohl Eingabe als auch Ausgabe sollen im 1-er Komplement dargestellt sein. Welche Wortbreite sollten Sie für die Ausgabe mindestens vorsehen?